

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**



Attorney Docket # 5367-42

Patent

**IN THE UNITED STATES PATENT AND TRADEMARK OFFICE**

In re Application of  
Stefan BADER et al.  
Serial No.: 10/671,854  
Filed: September 25, 2003  
For: Electromagnetic Radiation Emitting  
Semiconductor Chip and Procedure for its  
Production

Mail Stop Missing Parts  
Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

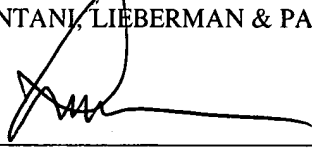
**LETTER TRANSMITTING PRIORITY DOCUMENT**

SIR:

In order to complete the claim to priority in the above-identified application under 35 U.S.C. §119, enclosed herewith is a certified copy of the foreign application on which the claim of priority is based: Application No. **102 45 628.3**, filed on September 30, 2002, in Germany.

Respectfully submitted,  
COHEN, PONTANI, LIEBERMAN & PAVANE

By

  
Lance Lieberman  
Reg. No. 28,437  
551 Fifth Avenue, Suite 1210  
New York, New York 10176  
(212) 687-2770

Dated: February 18, 2004



5367-42

## Prioritätsbescheinigung über die Einreichung einer Patentanmeldung

**Aktenzeichen:** 102 45 628.3

**Anmeldetag:** 30. September 2002

**Anmelder/Inhaber:** Osram Opto Semiconductors GmbH  
Regensburg/DE

**Bezeichnung:** Elektromagnetische Strahlung emittierender  
Halbleiterchip und Verfahren zu dessen  
Herstellung

**IPC:** H 01 L 33/00

Die angehefteten Stücke sind eine richtige und genaue Wiedergabe der ursprünglichen Unterlagen dieser Patentanmeldung.

München, den 02. Oktober 2003  
**Deutsches Patent- und Markenamt**  
**Der Präsident**  
Im Auftrag

Ebert

## Beschreibung

Elektromagnetische Strahlung emittierender Halbleiterchip und Verfahren zu dessen Herstellung

5

Die Erfindung betrifft einen elektromagnetische Strahlung emittierenden Halbleiterchip nach dem Oberbegriff des Anspruchs 1 und ein Verfahren zum Herstellen einer Mehrzahl von solchen elektromagnetische Strahlung emittierenden Halbleiterchips.

10

Unter Halbleiterschichtstapel auf der Basis von Nitrid-III-V-Verbindungshalbleitermaterial sind sämtliche Halbleiterschichtstapel zu fassen, deren wesentliche Eigenschaften von einem Nitrid-III-V-Verbindungshalbleitermaterial bestimmt sind. Nitrid-III-V-Verbindungshalbleitermaterialien sind, sämtliche Halbleitermaterialien, die auf dem V-Gitterplatz Stickstoff aufweisen, insbesondere GaN, InGaN, AlGaN und InGaAlN. Der Halbleiterschichtstapel kann beispielsweise einen herkömmlichen pn-Übergang, eine Doppelheterostruktur, eine Einfach-Quantentopfstruktur (SQW-Struktur) oder eine Mehrfach-Quantentopfstruktur (MQW-Struktur) aufweisen. Solche Strukturen sind dem Fachmann bekannt und werden von daher an dieser Stelle nicht näher erläutert.

15

20

25

Halbleiterchips der eingangs genannten Art wandeln elektrische Energie in elektromagnetische Strahlung um oder umgekehrt. Sie besitzen dazu üblicherweise eine Halbleiterdiodenstruktur, die in einem sogenannten aktiven Bereich zwischen einer p-leitenden Halbleiterschicht und einer n-leitenden Halbleiterschicht elektromagnetische Strahlung erzeugt. Ein Problem solcher Chips ist es, einen möglichst großen Anteil der in dem elektromagnetische Strahlung erzeugenden Bereich erzeugten Strahlung vom Chip auszukoppeln.

30

35

Bei einem sogenannten Dünnschicht-LED-Chip (LED = Light Emitting Diode), der im allgemeinen einen Strahlung erzeugenden Halb-

leiterschichtstapel umfaßt, der auf einen Träger angeordnet ist, sind die dünnen Halbleiterschichten epitaktisch auf einem Wachstumssubstratwafer aufgewachsen, welches abgelöst wird, nachdem die Halbleiterschichten auf einen Träger beispielsweise umgebondet worden sind.

Ein solcher Halbleiterchip ist beispielsweise aus der DE 100 20 464 A1 bekannt. Dort wird ein Reflektor auf einer Oberfläche eines Halbleiterschichtstapels ausgebildet, die gegenüber von der Lichtaustrittsfläche des Halbleiterschichtstapels liegt. Der Reflektor ist durch einen dielektrischen Spiegel oder durch eine reflektierende metallische Kontaktfläche gebildet, die zugleich auch zur elektrischen Kontaktierung des Halbleiterkörpers dient. Zur Verbesserung der Lichtauskoppelung wird die gesamte freie Oberfläche des Halbleiterkörpers aufgeraut, um die Totalreflexion an der Auskoppelfläche zwischen dem Halbleiterkörper und der Umgebung zu verhindern und damit die Lichtausbeute des Halbleiterchips zu erhöhen.

Nachteilig an dieser Art von Halbleiterchip ist, dass die Aufrauung der Auskoppelfläche mindestens einen zusätzlichen Verfahrensschritt benötigt, was einen zusätzlichen Zeit- und damit Kostenaufwand bedeutet. Außerdem ist die Lichtausbeute dieser Halbleiterchips noch weit entfernt vom theoretischen Maximum.

Bisher sind bei Halbleiterchips der eingangs genannten Art keine Maßnahmen zur Verbesserung der Lichtausbeute der Halbleiterchips bekannt, die auf die p-leitende Halbleiterschicht gerichtet sind. Ein besonderes Problem von p-leitenden Nitrid-III-V-Verbindungshalbleiterschichten ist ihre Empfindlichkeit gegenüber chemischer oder mechanischer Behandlung. Kontakte mit niedrigen Übergangswiderständen können auf so behandelten Oberflächen nur schwierig hergestellt werden. Oberflächenstrukturierung der p-leitenden Halbleiterschicht mittels Ätzens oder mechanischem Aufrauen ist daher nicht günstig.

Deshalb wird in der Regel alternativ die n-leitende Halbleiterschicht mittels RIE (reactive ion etching) texturiert. Dieses Verfahren setzt allerdings voraus, dass die n-leitende Halbleiterschicht vom Wachstumssubstratwafer abgelöst ist. Die vom Wachstumssubstratwafer befreite Seite muss auch zunächst planarisiert werden, damit die zur Strukturierung benötigten Maskenschichten aufgebracht werden können. Weitere Prozessschritte sind nötig, um die Oberfläche in einer dafür geeigneten Ätzanlage zu strukturieren und die Maskenschicht danach zu entfernen.

Der vorliegenden Erfindung liegt die Aufgabe zugrunde, einen Halbleiterchip der eingangs genannten Art mit erhöhter Lichtausbeute und ohne großen technischen Aufwand zu schaffen. Weiterhin ist es Aufgabe der vorliegenden Erfindung, ein Verfahren zur Herstellung solcher Halbleiterchips zu entwickeln.

Diese Aufgabe wird durch einen elektromagnetische Strahlung emittierenden Halbleiterchip mit den Merkmalen der Ansprüche 1 und 2 bzw. ein Herstellungsverfahren mit den Merkmalen der Ansprüche 26 und 27 gelöst. Vorteilhafte Weiterbildungen der Erfindung sind Gegenstand der Unteransprüche 3 bis 25. Die Unteransprüche 28 bis 37 geben vorteilhafte Ausführungsformen der Herstellungsverfahren nach den Ansprüchen 26 und 27 an.

Erfindungsgemäß weist ein Halbleiterchip mit einem epitaktisch hergestellten Halbleiterschichtstapel insbesondere auf der Basis von GaN, eine Spiegelschicht auf, die ganzflächig auf einer texturierten p-leitenden Halbleiterschicht aufgebracht ist. Die texturierte p-leitende Halbleiterschicht weist wiederum mehrere ebene Teilflächen auf, die schräg zu einer Haupterstreckungsebene einer Strahlung erzeugenden Bereiches stehen und mit dieser jeweils einen Winkel zwischen  $10^\circ$  und  $50^\circ$  einschließen. Dabei bilden die benachbarten Teilflächen dreidimensionale pyramidenartige Strukturen. Zwischen der p-leitenden Halbleiterschicht und der Spiegel-

schicht wird somit eine mit pyramidenartigen Strukturen versehene Reflexionsfläche gebildet.

Mit dem gegenwärtigen Stand der Epitaxietechnik lassen sich  
5 relativ dicke n-leitende auf GaN basierende Schichten abscheiden. Dagegen lassen sich bei der Epitaxie von p-leitendem auf GaN basierendem -Halbleitermaterial mit guter Kristallqualität nur relativ dünne Schichten wachsen. Mit zunehmender Dicke zeigen diese p-leitenden Halbleiterschichten  
10 dreidimensionales Wachstum. Dieses dreidimensionale Wachstum kann in Verbindung mit einer Spiegelschicht ohne großen technischen Aufwand ausgenutzt werden, um die oben genannten Spiegelschichten zu erzeugen.

15 Da die p-leitende Halbleiterschicht günstigerweise während der Epitaxie texturiert werden kann, sind hierzu insbesondere keine zusätzlichen Prozessschritte und keine zusätzliche Ausrüstung erforderlich. Unter darauf ausgerichteten Abscheidebedingungen können sich die pyramidenartigen Strukturen während des Abscheidens auf der Oberfläche der p-leitenden Halbleiterschicht bilden. Dies ist im GaN-basierenden Halbleitermaterialsystem besonders wichtig, da die p-leitende Halbleiterschicht sehr empfindlich ist auf Bearbeitung mit Plasmen, Gasen, Chemikalien oder auf mechanische Oberflächenbearbeitung wie Schleifen. Nach einer solchen Bearbeitung auf der p-leitenden Halbleiterschicht können p-Kontaktschichten mit  
25 niedrigem Übergangswiderstand nicht mehr oder nur mit großen Schwierigkeiten abgeschieden werden. Prozesse wie Plasmaätzen beeinträchtigen stark die elektrischen Eigenschaften der p-leitenden Halbleiterschicht, indem der Kontaktwiderstand erheblich erhöht wird.  
30

In einer bevorzugten Ausführungsform bestehen die GaN-basierenden Halbleiterschichten aus GaN, AlN, InN, AlGaIn, InGaIn, InAlN oder AlInGaIn. Diese Materialien ermöglichen die  
35 Erzeugung von Strahlung in einem weitem Bereich des sichtbaren Bereiches bis hin zum UV-Spektralbereich.

In einer weiteren bevorzugten Ausführungsform umfaßt die Spiegelschicht zumindest eine hochreflektierende Schicht, eine Schutzschicht und/oder eine Verbindungsschicht. Diese  
5 Spiegelschicht kann vorteilhafterweise zugleich die elektrisch Kontaktierung für die p-leitende Halbleiterschicht bilden.

Weiterhin ist vorzugsweise vorgesehen, einen Strahlung emittierenden Halbleiterchip der eingangs genannten Art, insbesondere auf GaN-Basis auszubilden, der eine mit dreidimensionalen pyramidenartigen Strukturen versehene Strahlungsauskopplungsfläche aufweist. Diese pyramidenartigen Strukturen erhöhen die Wahrscheinlichkeit, dass ein Strahl nach einer Totalreflexion an einer gegenüberliegenden Teilfläche der pyramidenartigen Struktur ausgekoppelt wird. Je nach Winkel der Teilflächen der pyramidenartigen Struktur kann ein bereits einmal total reflektierter Strahl eine andere Teilfläche treffen und hier ausgekoppelt werden. Dadurch kann die Wahrscheinlichkeit der Lichtauskopplung und damit die Lichtausbeute erhöht werden.  
10  
15  
20

In einer anderen bevorzugten Ausführungsform ist eine Auskoppelschicht auf der n-leitenden Halbleiterschicht vorgesehen. Eine solche Auskoppelschicht wird vorzugsweise zur elektrischen Kontaktierung strukturiert und dient zur Verbesserung der Lichtauskopplung an der Strahlungsauskopplungsfläche. Dies kann dadurch erreicht werden, dass der Brechungsindexgang an der Grenzfläche zwischen dem Halbleiterkörper und der Auskoppelschicht sowie der zwischen der Auskoppelschicht und der Umgebung verringert wird. Weiterhin kann diese Auskoppelschicht mit dreidimensionalen pyramidenartigen Strukturen auf der Oberfläche versehen werden, um wie bereits oben erklärt, die Wahrscheinlichkeit der Totalreflexion zu verringern.  
25  
30

35

In einer weiteren bevorzugten Ausführungsform ist der Halbleiterschichtstapel mit mehreren Gräben strukturiert, so dass



einzelne Halbleiterschicht-Elemente definiert sind. Die Gräben dringen zumindest bis zum Strahlung erzeugenden Bereich des Halbleiterschichtstapels ein und erlauben zusätzliche Lichtauskopplung durch die Seitenfläche der Gräben. Diese Halbleiterschicht-Elemente weisen vorzugsweise von einer Draufsicht her einen Kreis oder ein Hexagon auf. Durch diese zusätzlichen seitlichen Auskoppelflächen kann die Effizienz auf über 80 % gesteigert werden.

- 10 Bei dem Herstellungsverfahren wird zunächst ein Halbleiterschichtstapel auf ein Wachstumssubstratwafer epitaktisch abgeschieden, wobei eine n-leitende Halbleiterschicht zuerst auf dem Wachstumssubstratwafer aufgewachsen wird und mehrere pyramidenartige Strukturen auf der p-leitenden Halbleiterschichtoberfläche während der Epitaxie gebildet werden. Diese texturierte p-leitende Halbleiterschichtoberfläche wird im nächsten Schritt mit einer Spiegelschicht versehen, vorzugsweise ganzflächig überzogen oder überformt. In einem weiteren Schritt wird der Wachstumssubstratwafer zumindest zum Teil von dem Halbleiterschichtstapel entfernt. Anschließend werden die Halbleiterschichten elektrisch kontaktiert und dann einzelt.

- 25 Bei einer vorteilhaften Ausführungsform wird der übriggebliebene Wachstumssubstratwafer, der auf der n-leitenden Halbleiterschicht liegt, so strukturiert, dass auf der Substratoberfläche pyramidenartige Strukturen ausgebildet werden. Diese texturierte Fläche dient dann als die Strahlungsaus-koppelfläche.

- 30 Bei einer weiteren vorteilhaften Ausführungsform wird der Wachstumssubstratwafer vollständig von dem Halbleiterschichtstapel entfernt und die n-leitende Halbleiterschicht-Oberfläche so strukturiert, dass pyramidenförmige Strukturen gebildet werden. Diese texturierte, n-leitende Oberfläche dient dann als die Strahlungsaus-koppelfläche.
- 35

In einer besonderen bevorzugten Ausführungsform werden vor der elektrischen Kontaktierung Gräben im Halbleiterschichtstapel geformt, die zumindest durch die n-leitende Halbleiterschicht und den elektromagnetische Strahlung erzeugenden Bereich hindurchreichen und dabei einzelne Halbleiterschicht-  
5 Elemente definieren.

Weitere Merkmale, Vorteile und Zweckmäßigkeiten ergeben sich aus den nachfolgend in Verbindung mit den Figuren 1 bis 8 erläuterten vier die Vorrichtung betreffenden und vier das Verfahren betreffenden Ausführungsbeispielen.  
10

Es zeigen:

15 Figuren 1a und 1b jeweils eine schematische Schnittansicht eines ersten Ausführungsbeispiels eines erfindungsgemäßen Halbleiterchips,

Figuren 2a und 2b jeweils schematische Draufsichten einer erfindungsgemäß mit pyramidenartigen Strukturen versehenen Oberfläche,  
20

Figur 3 eine schematische Schnittansicht eines zweiten Ausführungsbeispiels eines erfindungsgemäßen Halbleiterchips,  
25

Figur 4 eine schematische Schnittansicht eines dritten Ausführungsbeispiels eines erfindungsgemäßen Halbleiterchips,  
30

Figuren 5a und 5b eine schematische Schnittansicht bzw. eine schematische Draufsicht eines vierten Ausführungsbeispiels eines erfindungsgemäßen Halbleiterchips,

35 Figuren 6a bis 6e eine schematische Darstellung eines ersten Ausführungsbeispiels eines erfindungsgemäßen Herstellungsverfahrens,

Figuren 7a und 7b eine schematische Darstellung eines zweiten Ausführungsbeispiels eines erfindungsgemäßen Herstellungsverfahrens und

5

Figuren 8a und b eine schematische Darstellung eines dritten Ausführungsbeispiels eines erfindungsgemäßen Herstellungsverfahrens.

10 Gleiche oder gleichwirkende Elemente sind in den Figuren mit denselben Bezugszeichen versehen. Insbesondere die Dicke der Schichten ist in den Figuren nicht maßstabsgerecht dargestellt, um dem besseren Verständnis zu dienen.

15 Der in Figur 1a dargestellte Halbleiterchip weist einen Halbleiterschichtstapel 1 auf, der eine n-leitende Halbleiterschicht 11, einen elektromagnetische Strahlung erzeugenden aktiven Bereich 12 und eine p-leitende Halbleiterschicht 13 enthält. Sämtliche Schichten 11, 12 und 13 bestehen aus Ni-  
20 trid-III-V-Verbindungshalbleitermaterial aus dem System  $\text{In}_x\text{Al}_y\text{Ga}_{1-x-y}\text{N}$  mit  $0 \leq x \leq 1$ ,  $0 \leq y \leq 1$  und  $x+y \leq 1$ . Der aktive Bereich 12 kann einen pn-Übergang, eine Doppelheterostruktur, eine Einfach-Quantentopfstruktur (SQW-Struktur) oder eine  
25 Mehrfach-Quantentopfstruktur (MQW-Struktur) aufweisen. Solche Strukturen sind dem Fachmann bekannt und werden von daher an dieser Stelle nicht näher erläutert.

Die Oberfläche der p-leitenden Halbleiterschicht 13 ist mit  
30 pyramidenartigen Strukturen 15 versehen. Diese pyramidenartigen Strukturen 15 sind mit einer Spiegelschicht 40 ganzflächig überformt.

Die Spiegelschicht 40 besteht beispielsweise aus drei Schichten, nämlich einer hochreflektierenden Schicht 41, einer  
35 Schutzschicht 42 und einer Verbindungsschicht 43. Die hochreflektierende Schicht 41 weist beispielsweise Silber oder Alu-

- minium auf und liegt direkt auf der p-leitenden Halbleiterschicht 13. Da Silber und Aluminium gute elektrische Leitfähigkeit aufweisen, kann die Spiegelschicht 40 zugleich als Kontaktschicht für die p-leitende Halbleiterschicht 13 dienen. Die Schutzschicht 42 enthält beispielsweise Titannitrid und liegt auf der hochreflektierenden Schicht 41. Die Verbindungsschicht 43 besteht beispielsweise aus Gold, Zinn oder einer Legierung dieser Metalle und ist zwischen der Schutzschicht 42 und einem nicht abgebildeten Träger 50 angeordnet.
- Die strukturierte Oberfläche der p-leitenden Halbleiterschicht 13 bildet mit der hochreflektierenden Schicht 41 eine Reflexionsfläche 131. Eine Strahlungsauskopplungsfläche 111 ist durch die Oberfläche der n-leitenden Halbleiterschicht 11 gebildet.
- Der Halbleiterschichtstapel 1 weist beispielsweise GaN auf und die p-leitende Halbleiterschicht 13 kann mit Magnesium dotiert werden. Der Halbleiterschichtstapel 1 kann auch andere Verbindungen mit den Elementen der dritten und/oder fünften Hauptgruppe des Periodensystems umfassen, zum Beispiel InGaN, InN, AlInGaN, AlGaN und/oder AlN. Die n-leitende Halbleiterschicht 13 ist beispielsweise 2  $\mu\text{m}$  dick und die p-leitende Halbleiterschicht 0,5  $\mu\text{m}$  dick. Die Kontaktierung des Halbleiterschichtstapels ist nicht in Figur 1a abgebildet.
- Soweit nichts anderes angegeben ist, gelten die obigen Materialien - sowie Maßangaben auch für die weiteren vorrichtungsmäßigen und verfahrensmäßigen Ausführungsbeispiele.
- In Figur 1b wird ein Strahl 3 dargestellt, der in der Richtung der Reflexionsfläche 131 ausgestrahlt wird und zweimal auf der mit pyramidenartigen Strukturen versehenen Reflexionsfläche 131 reflektiert wird. Der Strahl 3 wird nämlich mit einem Winkel  $\beta$  (relativ zur Senkrechte) aus dem Strahlung erzeugenden Bereich 12 ausgestrahlt und zuerst auf eine Teilfläche 14a reflektiert und dann auf einer der Teilfläche 14a benachbarten Teilfläche 14b ein zweites Mal reflektiert.

Nach dieser doppelten Reflexion kann der Strahl 3 die Strahlungsaus-  
koppelfläche 111 mit einem Winkel  $\theta$  (relativ zur  
Senkrechte) treffen, der kleiner ist als der Winkel  $\beta$ , mit  
dem er aus dem Strahlung erzeugenden Bereich 12 ausgestrahlt  
5 wird.

Maßgeblich für ein solches Verhalten ist der Winkel  $\alpha$ , den  
die Teilflächen der pyramidenartigen Strukturen jeweils mit  
einer Haupterstreckungsebene des Strahlung erzeugenden Berei-  
10 ches 12 einschließen. Wenn der Winkel  $\theta$  kleiner als der kri-  
tische Winkel für Totalreflexion  $\theta_c$  ist, dann wird der Strahl  
3 nicht totalreflektiert sondern ausgekoppelt. Wenn die tex-  
turierte Reflexionsfläche 131 so wirkt, dass der Winkel  $\theta$  ei-  
nes Strahls nach doppelter Reflexion des Strahls kleiner als  
15 der anfängliche Winkel  $\beta$  zur oben genannten Haupterstrek-  
kungsebene ist, dann wird der Strahl ausgekoppelt. Im Gegen-  
satz dazu wird der Winkel  $\theta$  nach einer Reflexion auf einem  
ebenen Spiegel ungefähr gleich groß wie der Winkel  $\beta$ , d. h.  
ein ebener Spiegel verändert den Winkel eines Strahl im We-  
20 sentlichen nicht.

Eine größere Zahl von Reflexionen ist dagegen ungünstig, da  
eine wiederholte Reflexion an der Reflexionsfläche und/oder  
an der Lichtaustrittsfläche die Intensität des Strahls auf-  
25 grund Absorption im Chip schnell sinken läßt. Dennoch kann  
aber ein Strahl, der bereits an der Strahlungsaus-  
koppelfläche 111 total reflektiert wird, noch eine Möglichkeit haben,  
durch doppelte Reflexion auf die texturierte Reflexionsfläche  
131 ausgekoppelt zu werden, sofern die Intensität des Strahls  
30 ausreicht.

In Figur 2a wird eine Oberfläche gezeigt, die mit mehreren  
pyramidenartigen Strukturen 15 versehen ist. Beispielsweise  
besteht jede pyramidenartige Struktur 15 aus sechs benachbar-  
35 ten ebenen Teilflächen 14, die schräg zu einer Haupterstrek-  
kungsebene des Strahlung erzeugenden Bereichs 12 stehen. Der  
optimale Winkel, den jede Teilfläche 14 jeweils mit dieser

Haupterstreckungsebene einschließt, hängt davon ab, ob es sich um eine Reflexionsfläche 131 oder um eine Strahlungsaus-  
koppelfläche 111 handelt.

- 5 Bei einer Reflexionsfläche 131 schließen die Teilflächen 14 vorzugsweise jeweils einen Winkel  $\alpha$  zwischen  $10^\circ$  und  $50^\circ$  mit der Haupterstreckungsebene ein. Dieser Winkelbereich erhöht die Wahrscheinlichkeit, dass nach einer doppelten Reflexion auf die schrägen Teilflächen 14, der Winkel  $\theta$  kleiner ist als  
10 der kritische Winkel für Totalreflexion  $\theta_c$ . Beispielsweise weisen die pyramidenartigen Strukturen 15 jeweils eine Basis mit einer Breite bzw. einem Durchmesser von  $2\ \mu\text{m}$  und einer Höhe von  $250\ \text{nm}$  auf, was einen Winkel von ca.  $15^\circ$  entspricht.
- 15 Für eine Strahlungsaus-  
koppelfläche 111 schließen die Teilflächen 14 vorzugsweise jeweils einen Winkel  $\alpha$  zwischen  $15^\circ$  und  $70^\circ$  mit der Haupterstreckungsebene ein.

- Figur 2b zeigt eine einzige pyramidenartige Struktur 15, die  
20 aus sechs benachbarten schrägen Teilflächen 14 besteht. Pyramidenartige Strukturen, die aus drei oder mehreren schrägen Teilflächen 14 bestehen, sind auch vorgesehen. Eine Kombination von pyramidenartigen Strukturen, die aus einer unterschiedlichen Anzahl von Teilflächen 14 bestehen, deren  
25 Teilflächen und/oder deren Basen unterschiedliche Größen aufweisen, ist ebenfalls möglich.

- In Figur 3 ist ein Halbleiterchip gezeigt, welcher eine mit pyramidenartigen Strukturen versehene Strahlungsaus-  
30 koppelfläche 111 auf der n-leitenden GaN-basierten Halbleiterschicht 11 aufweist. Die pyramidenartigen Strukturen weisen beispielsweise eine Pyramidenbasis mit einem mittleren Durchmesser von ca.  $3\ \mu\text{m}$  und einer Höhe zwischen  $100\ \text{nm}$  bis  $2\ \mu\text{m}$  auf. Bei einer Strahlungsaus-  
35 koppelfläche 111 schließen die Teilflächen 14 vorzugsweise einen Winkel  $\alpha$  zwischen  $15^\circ$  und  $70^\circ$  mit der genannten Haupterstreckungsebene einschließen.

Dass der maximale Winkel  $\alpha$  bei der Strahlungsauskopplungsfläche 111 größer ist als der bei der Reflexionsfläche 131, liegt daran, dass ein Strahl, der bereits total reflektiert wird, auch an einer gegenüberliegenden Teilfläche 14 der pyramidenartigen Struktur 15 ausgekoppelt werden kann. Dass auch steilere Winkel optimal sind, ist von Vorteil für die Strahlungsauskopplungsfläche 111, weil sich bei Strukturierung mittels maskierenden Ätzverfahrens steilere Winkel einfacher realisieren lassen als flache. Auf der p-leitenden Halbleiterschicht 13 ist hier beispielsweise eine ebene Spiegelschicht 40 angeordnet. Die Spiegelschicht 40 ist wiederum auf einem nicht abgebildeten Träger angeordnet.

Figur 4 zeigt eine weitere Variante, welche eine mit pyramidenartigen Strukturen versehene Strahlungsauskopplungsfläche 111 auf einer Auskoppelschicht 16 aufweist, die wiederum auf der n-leitenden Halbleiterschicht 11 angeordnet ist. Die Auskoppelschicht 16 besteht beispielsweise aus SiC und kann ein nicht entfernter Teil des Wachstumssubstratwafers 10 sein. Auf der p-leitenden Halbleiterschicht 13 ist eine ebene Spiegelschicht 40 angeordnet. Dadurch wird eine ebene Reflexionsfläche 131 zwischen der p-leitenden Halbleiterschicht 13 und der Spiegelschicht 40 erzeugt.

Ähnlich wie der in Figur 3 dargestellte Halbleiterchip, weist der in Figur 5a gezeigte Halbleiterchip mehrere pyramidenartige Strukturen auf der n-leitenden Halbleiterschicht 11 auf, aber zusätzlich mit zumindest einem Graben 17. Der bzw. die Gräben 17 reichen vollständig durch die n-leitende Halbleiterschicht 11 und zumindest bis zum Strahlung erzeugenden Bereich 12 des Halbleiterstapels 1 und sind beispielsweise ca.  $2\text{ }\mu\text{m}$  tief und  $4\text{ }\mu\text{m}$  breit. Der Querschnitt der Gräben ist beispielsweise viereckig, kann aber andere Formen haben. Durch die Gräben 17 werden Halbleiterschicht-Elemente 18 definiert. Jede den Graben 17 abgrenzende Seitenfläche des Halbleiterstapels 1 bildet eine zusätzliche Strahlungsauskopplungsfläche und erhöht damit die Lichtauskopplung aus dem Halbleiterchip.

Die Gräben 17 sind vorteilhafterweise ausreichend breit, so dass die Strahlung direkt seitlich ausgekoppelt wird, ohne dass sie auf eine gegenüberliegende Seitenfläche eines benachbarten Halbleiterschicht-Elements 18 trifft. Wenn die Strahlung eine gegenüberliegende Seitenfläche treffen würde, besteht die Gefahr, dass sie dort zumindest zum Teil absorbiert wird.

10 In Figur 5b wird eine Draufsicht eines solchen Halbleiterchips dargestellt, in der die Halbleiterschicht-Elemente 18 beispielsweise hexagonale Formen auf einem Träger 50 aufweisen. Ein einzelner Halbleiterchip dieser Art enthält mehrere Halbleiterschicht-Elemente 18. Vorzugsweise richtet sich die Größe der Halbleiterschicht-Elemente 18 nach der Größe der pyramidenartigen Strukturen 15. Die in Figur 5a dargestellten Halbleiterschicht-Elemente 18 weisen beispielsweise jeweils drei pyramidenartige Strukturen 15 im mittleren Durchmesser auf. Vorteilhafterweise weisen die Halbleiterschicht-Elemente 18 einen mittleren Durchmesser auf, der weniger als 10 pyramidenartige Strukturen beinhaltet. Die Halbleiterschicht-Elemente 18 können von oben gesehen auch kreisförmig sein oder andere Formen aufweisen.

25 In den Figuren 6a bis 6e werden einige Verfahrensschritte zur Herstellung eines in Figur 1a dargestellten Halbleiterchips skizziert. In Figur 6a wird ein Wachstumssubstratwafer 10, der beispielsweise aus SiC besteht, bereitgestellt und die n-leitende Halbleiterschicht 11 auf dem Wachstumssubstratwafer 10 epitaktisch abgeschieden. Nachfolgend werden der aktive Bereich 12 und die p-leitende Halbleiterschicht 13 epitaktisch aufgewachsen. Die Abscheidebedingungen (zum Beispiel die Abscheidetemperatur, Abscheidedauer, Dotierhöhe) werden so ausgewählt, dass auf der p-leitenden Halbleiterschicht 11 pyramidenartige Strukturen, deren Teilflächen die erwünschten Winkel  $\alpha$  mit der Haupterstreckungsebene einschließen, nämlich zwischen  $10^\circ$  und  $50^\circ$ , gebildet werden.



- Nachfolgend wird eine Spiegelschicht 40 ganzflächig auf der texturierten Reflexionsfläche 131 aufgebracht (Figur 6b). Durch die aufgewachsenen pyramidenartigen Strukturen auf der
- 5 p-leitenden Halbleiterschicht 13 wird eine Reflexionsfläche 131 zwischen der p-leitenden Halbleiterschicht 13 und der Spiegelschicht 40 gebildet. Auf die der Reflexionsfläche 131 gegenüberliegende Oberfläche der Spiegelschicht 40 wird ein Träger 50 geklebt oder gelötet. Die Spiegelschicht 40 enthält
- 10 beispielsweise eine Verbindungsschicht, durch die der Träger 50 an den Halbleiterschichtstapel 1 geklebt oder gelötet werden kann (Figur 6c). Der Träger 50 besteht beispielsweise aus Galliumarsenid oder Kupfer.
- 15 Der Wachstumssubstratwafer 10 wird beispielsweise mittels eines Laser-Liftoff-Verfahrens, einer Opferschicht, einer mit Sollbruchstellen ausgestatteten Schicht oder eines anderen dem Fachmann bekannten Verfahrens vom Halbleiterschichtstapel 1 entfernt (siehe Figur 6d). Die n-leitende Halbleiterschicht
- 20 11 wird anschließend mit einer Kontaktschicht 2 versehen, die beispielsweise Indium-Zinn-Oxid (ITO) oder ZnO aufweist. Die p-leitende Halbleiterschicht 13 ist bereits durch die elektrisch leitfähige Spiegelschicht 40 kontaktiert. Die Chips werden dann beispielsweise mittels Sägen vereinzelt (siehe
- 25 Figur 6e).
- In einer Variante des in Figur 6 dargestellten Herstellungsverfahrens wird das in Figur 6c dargestellte Wachstumssubstratwafer 10 nicht vollständig entfernt (siehe Figur 7a). Der
- 30 übriggebliebene Teil des Wachstumssubstratwafers 10 wird dann mit pyramidenartigen Strukturen strukturiert (siehe Figur 7b). Die Strukturierung kann mittels eines chemischen (z.B. eines Ätzverfahrens) oder mechanischen Verfahrens (z.B. Schleifen, Sägen oder Fräsen) durchgeführt werden. Dadurch
- 35 entsteht eine texturierte Strahlungsauskopplfläche 111, die beispielsweise aus SiC besteht. Diese texturierte Schicht aus einem Teil des Wachstumssubstratwafers 10 entspricht der in

Figur 4 als Auskoppelschicht 16 bezeichnete Schicht. Diese Auskoppelschicht 16 wird dann entsprechend strukturiert zur elektrischen Kontaktierung der n-leitenden Halbleiterschicht 11. Die p-leitende Halbleiterschicht 13 ist aufgrund der elektrisch leitenden Spiegelschicht 40 bereits flächig kontaktiert. Die Chips werden dann vereinzelt.

In einer weiteren Variante des in Figur 6 dargestellten Herstellungsverfahrens wird die n-leitende Halbleiterschicht 11 nach dem vollständigen Entfernen des Wachstumssubstratwafers 10 mit pyramidenartigen Strukturen texturiert. Diese texturierte Oberfläche dient als die Strahlungsauskoppelfläche 111 und kann mittels mechanischen oder chemischen Verfahrens erzeugt werden. Die Kontaktierung der n-leitenden Halbleiterschicht 11 und die Vereinzelung der Chips erfolgen wie oben bereits beschrieben.

Weiterhin können Gräben 17 vor der Kontaktierung der n-leitenden Halbleiterschicht 11 in dem Halbleiterschichtstapel 1 erzeugt werden, um beispielsweise den in Figur 5a dargestellten Halbleiterchip herzustellen. Dies kann beispielsweise mittels eines Ätzverfahrens in Verbindung mit der Photolithographie erfolgen. Zuerst wird eine Maskenschicht auf der n-leitenden Halbleiterschicht 11 bzw. der Auskoppelschicht 16 aufgebracht und entsprechend strukturiert, um die erwünschte Form und Anordnung von Halbleiterschicht-Elementen 18 zu definieren. Die nicht von der Maskenschicht bedeckten Teile des Halbleiterschichtstapels 1 bzw. der Auskoppelschicht 16 werden geätzt, bis die durch Ätzen gebildeten Gräben 17 in der Tiefe zumindest den Strahlung erzeugenden Bereich 12 erreichen. Zum Beispiel sind die Gräben des in Figur 5a dargestellten Ausführungsbeispiels bis zur Spiegelschicht 40 durchgeätzt. Nach der Entfernung der Maskenschicht können die Chips kontaktiert und vereinzelt werden.

Die oben beschriebenen Varianten des in Figur 6 dargestellten Herstellungsverfahrens können auch ohne die Strukturierung

der p-leitenden Halbleiterschicht 13 erfolgen, so dass dort eine ebene Spiegelschicht vorgesehen ist.

## Patentansprüche

1. Elektromagnetische Strahlung emittierender Halbleiterchip mit
  - 5 - einem epitaktisch hergestellten Halbleiterschichtstapel (1) auf der Basis von Nitrid-Halbleitermaterial, der eine n-leitende Halbleiterschicht (11), eine p-leitende Halbleiterschicht (13) und einen zwischen diesen beiden Halbleiterschichten (11,13) angeordneten elektromagnetische Strahlung erzeugenden Bereich (12) aufweist,
  - 10 - einem Träger (50), auf dem der Halbleiterschichtstapel (1) angeordnet ist und
  - einer Spiegelschicht (40), die zwischen dem Halbleiterschichtstapel (1) und dem Träger (50) angeordnet ist und vom Halbleiterschichtstapel (1) in Richtung Träger (50) ausgesandte elektromagnetische Strahlung reflektiert,  
d a d u r c h g e k e n n z e i c h n e t, dass
  - 15 - die Spiegelschicht (40) mehrere ebene Reflexions-  
teilflächen (14) aufweist, die schräg zu einer Haupt-  
streckungsebene des Strahlung erzeugenden Bereiches (12)  
20 stehen und mit dieser jeweils einen Winkel zwischen 10° und 50° einschließen.
2. Halbleiterchip nach Anspruch 1,  
25 d a d u r c h g e k e n n z e i c h n e t, dass die p-leitende Halbleiterschicht (13) dem Träger zugewandt ist und die Spiegelschicht (40) mittels einer Reflexionsfläche (131) der p-leitenden Halbleiterschicht (13) gebildet ist, die mehrere ebenen Teilflächen (14)  
30 aufweist, die schräg zu einer Hauptstreckungsebene des Strahlung erzeugenden Bereiches (12) stehen und mit dieser jeweils einen Winkel zwischen 10° und 50° einschließen.
3. Elektromagnetische Strahlung emittierender Halbleiterchip mit  
35 - einem epitaktisch hergestellten Halbleiterschichtstapel

- (1) auf der Basis von Nitrid-Halbleitermaterial, der eine n-leitende Halbleiterschicht (11), eine p-leitende Halbleiterschicht (13) und einen zwischen diesen beiden Halbleiterschichten (11,13) angeordneten elektromagnetische Strahlung erzeugenden Bereich (12) aufweist,  
5 - einem Träger (50) auf dem der Halbleiterschichtstapel (1) angeordnet ist und  
- einer Spiegelschicht (40), die zwischen dem Halbleiterschichtstapel (1) und dem Träger (50) angeordnet ist,  
10 d a d u r c h g e k e n n z e i c h n e t, dass  
- die n-leitende Halbleiterschicht (11) vom Träger abgewandt ist und  
- die n-leitende Halbleiterschicht (11) oder eine auf der n-leitenden Halbleiterschicht (11) befindliche Auskoppelschicht (16) eine Strahlungsauskopplfläche (111) aufweist, die wiederum mehrere ebene Auskoppelteilflächen (14) aufweist, die schräg zu einer Haupterstreckungsebene des Strahlung erzeugenden Bereiches (12) stehen und mit dieser jeweils einen Winkel zwischen 15° und 70° einschließen.  
15  
20
4. Elektromagnetische Strahlung emittierender Halbleiterchip nach Anspruch 1,  
bei dem eine Auskoppelschicht (16) zumindest teilweise auf der n-leitenden Halbleiterschicht (11) angeordnet ist.  
25
5. Elektromagnetische Strahlung emittierender Halbleiterchip nach einem der Ansprüche 1, 2 oder 4,  
30 bei dem die n-leitende Halbleiterschicht (11) oder eine auf der n-leitenden Halbleiterschicht (11) befindliche Auskoppelschicht (16) eine Strahlungsauskopplfläche (111) aufweist, die wiederum mehrere ebene Auskoppelteilflächen (14) aufweist, die schräg zu einer Haupterstreckungsebene des Strahlung erzeugenden Bereiches (12) stehen und mit dieser jeweils einen Winkel zwischen 15°  
35

und 70° einschließen.

- 5 6. Elektromagnetische Strahlung emittierender Halbleiterchip  
nach einem der vorherigen Ansprüche,  
bei dem die Reflexionsteilflächen (14) bzw. die Auskop-  
pelteilflächen (14) pyramidenartige Strukturen (15) bil-  
den.
- 10 7. Elektromagnetische Strahlung emittierender Halbleiterchip  
nach einem der vorherigen Ansprüche,  
bei dem die Spiegelschicht (40) eine Mehrzahl von unter-  
schiedlichen Schichten aufweist.
- 15 8. Elektromagnetische Strahlung emittierender Halbleiterchip  
nach einem der vorherigen Ansprüche,  
bei dem die Spiegelschicht (40)  
- eine hochreflektierende Schicht (41) und/oder  
- eine Schutzschicht (42) und/oder  
- eine Verbindungsschicht (43) umfasst.
- 20 9. Elektromagnetische Strahlung emittierender Halbleiterchip  
nach Anspruch 8,  
bei dem die hochreflektierende Schicht (41) Silber oder  
Aluminium enthält.
- 25 10. Elektromagnetische Strahlung emittierender Halbleiterchip  
nach Anspruch 8 oder 9,  
bei dem die Schutzschicht (42) Titannitrid enthält.
- 30 11. Elektromagnetische Strahlung emittierender Halbleiterchip  
nach einem der Ansprüche 8 bis 10,  
bei dem die Verbindungsschicht (43) Gold, Zinn und/oder  
eine Legierung dieser Metalle enthält.
- 35 12. Elektromagnetische Strahlung emittierender Halbleiterchip  
nach einem der vorherigen Ansprüche,  
bei dem eine auf der n-leitenden Halbleiterschicht (11)

befindliche Auskoppelschicht (16) SiC enthält oder aus SiC besteht.

13. Elektromagnetische Strahlung emittierender Halbleiterchip  
5 nach einem der vorherigen Ansprüche,  
bei dem der Halbleiterschichtstapel (1) mindestens einen Graben (17) aufweist, der mehrere einzelne Halbleiterschicht-Elemente (18) definiert.
- 10 14. Elektromagnetische Strahlung emittierender Halbleiterchip  
nach Anspruch 11,  
bei dem mehrere Gräben (17) vorgesehen sind, die derart  
verlaufen, dass die Halbleiterschicht-Elemente (18) im  
Draufsicht einen Kreis, ein Hexagon, ein Viereck, ein  
15 Dreieck oder eine Kombination dieser Formen aufweisen.
15. Elektromagnetische Strahlung emittierender Halbleiterchip  
nach Anspruch 11 oder 12,  
bei dem die Halbleiterschicht-Elemente (18) jeweils einen  
20 Durchmesser oder eine Breite aufweisen, der/die höchstens  
10 pyramidenartige Strukturen (15) beinhaltet.
16. Elektromagnetische Strahlung emittierender Halbleiterchip  
nach einem der Ansprüche 11 bis 13,  
25 bei dem der bzw. die Gräben (17) zumindest so tief sind,  
dass sie zumindest den Strahlung erzeugenden Bereich (12)  
durchtrennen.
17. Elektromagnetische Strahlung emittierender Halbleiterchip  
30 nach einem der Ansprüche 11 bis 14,  
bei dem die Breite des Grabens (17) bzw. der Gräben (17)  
zumindest das Zweifache der Tiefe der Gräben beträgt.
18. Elektromagnetische Strahlung emittierender Halbleiterchip  
35 nach einem der Ansprüche 11 bis 15,  
bei dem der bzw. die Gräben (17) mit einem elektrisch  
isolierenden und für eine vom Strahlung erzeugenden Be-

reich (12) erzeugte Strahlung durchlässigen Material (19) gefüllt sind.

5 19. Elektromagnetische Strahlung emittierender Halbleiterchip nach einem der vorherigen Ansprüche, bei dem auf der n-leitenden Halbleiterschicht (11) eine strahlungsdurchlässige elektrisch leitfähige Kontaktschicht (2) angeordnet ist.

10 20. Elektromagnetische Strahlung emittierender Halbleiterchip nach Anspruch 17, bei dem die Kontaktschicht (2) Indium-Zinn-Oxid und/oder ZnO enthält.

15 21. Elektromagnetische Strahlung emittierender Halbleiterchip nach einem der vorherigen Ansprüche, bei dem der Halbleiterchip ein Dünnschicht-Bauelement ist, von dem ein Wachstumssubstratwafer (10) nach dem Aufwachsen des epitaktisch hergestellten Halbleiterschichtstapels (1) zumindest teilweise entfernt ist.

20

22. Elektromagnetische Strahlung emittierender Halbleiterchip nach einem der Ansprüche 1 bis 19, bei dem die p-leitende Halbleiterschicht (13) mit Magnesium dotiert ist.

25

23. Elektromagnetische Strahlung emittierender Halbleiterchip nach einem der Ansprüche 1 bis 20, bei dem der Träger (50) Galliumarsenid oder Kupfer enthält.

30

24. Verfahren zum Herstellen einer Mehrzahl von elektromagnetische Strahlung emittierenden Halbleiterchips mit den folgenden Verfahrensschritten:

35

(a) Bereitstellen eines Wachstumssubstratwafers (10),



- (b) Epitaktisches Aufwachsen einer Halbleiterschichtenfolge auf dem Wachstumssubstratwafer (10), die eine p-leitende Halbleiterschicht (13), eine n-leitende Halbleiterschicht (11) und einen zwischen diesen beiden Halbleiterschichten (11,13) angeordneten elektromagnetische Strahlung erzeugenden Bereich (12) aufweist, wobei die n-leitende Halbleiterschicht (11) zuerst auf dem Wachstumssubstratwafer (10) aufgewachsen wird, und mehrere ebene Teilflächen (14) auf der p-leitenden Halbleiterschicht-Oberfläche gebildet werden, die schräg zu einer Haupterstreckungsebene des Strahlung erzeugenden Bereiches (12) stehen und mit dieser jeweils einen Winkel zwischen  $10^\circ$  und  $50^\circ$  einschließen,
- (c) Aufbringen einer Spiegelschicht (40) auf der p-leitenden Halbleiterschicht (13),
- (d) Erzeugen oder Anbringen eines Trägers (50) auf der Spiegelschicht (40),
- (e) Entfernen zumindest eines Teils des Wachstumssubstratwafers (10) vom Halbleiterschichtstapel (1),
- (f) Aufbringen einer Kontaktschicht (2) auf die n-leitende Halbleiterschicht (11),
- (g) Vereinzeln des in den Schritten (a) bis (f) erzeugten Wafers zu einzelnen Halbleiterchips.
25. Verfahren zum Herstellen einer Mehrzahl von elektromagnetische Strahlung emittierenden Halbleiterchips mit den folgenden Verfahrensschritten:
- (a) Bereitstellen eines Wachstumssubstratwafers (10),
- (b) Epitaktisches Aufwachsen eines Halbleiterschichtenfolge (1) auf dem Wachstumssubstratwafer (10), die eine

p-leitende Halbleiterschicht (13), eine n-leitende Halbleiterschicht (11) und einen zwischen diesen beiden Halbleiterschichten (11,13) angeordneten elektromagnetische Strahlung erzeugenden Bereich (12) aufweist, wobei die n-leitende Halbleiterschicht (11) zuerst auf dem Wachstumssubstratwafer (10) aufgewachsen wird,

(c) Aufbringen einer Spiegelschicht (40) flächig auf der p-leitenden Halbleiterschicht (13),

(d) Erzeugen oder Anbringen eines Trägers (50) auf der Spiegelschicht (40),

(e) Entfernen zumindest eines Teils des Wachstumssubstratwafers (10) vom Halbleiterschichtstapel (1),

(ea) Ätzen oder mechanisches Strukturieren der offengelegten n-leitenden Halbleiterschicht (11) oder des übriggebliebenen Teils des Wachstumssubstratwafers (10), so dass eine Mehrzahl von ebenen Teilflächen (14) auf der n-leitenden Halbleiterschicht-Oberfläche oder auf der Wachstumssubstratwafer-Oberfläche gebildet wird, die schräg zu einer Haupterstreckungsebene des Strahlung erzeugenden Bereiches (12) stehen und mit dieser jeweils einen Winkel zwischen  $15^\circ$  und  $70^\circ$  einschließen,

(f) Aufbringen einer Kontaktschicht (2) auf die n-leitende Halbleiterschicht (11),

(g) Vereinzeln des in den Schritten a bis f erzeugten Wafers zu einzelnen Halbleiterchips.

26. Verfahren nach Anspruch 24,

bei dem nach dem Verfahrensschritt (e) der übriggebliebene Teil des Wachstumssubstratwafers (10) zur elektrischen Kontaktierung der n-leitenden Halbleiterschicht (11) zu-

mindest teilweise strukturiert wird.

27. Verfahren nach Anspruch 24 oder 26,  
bei dem vor dem Verfahrensschritt (f) die n-leitende  
Halbleiterschicht (11) oder der übriggebliebene Teil des  
Wachstumssubstratwafers (10) mittels eines Ätzverfahrens  
oder mechanischen Strukturieren so strukturiert wird,  
dass eine Mehrzahl von ebenen Teilflächen (14) auf der n-  
leitenden Halbleiterschicht-Oberfläche oder auf der  
Wachstumssubstratwafer-Oberfläche gebildet wird, die  
schräg zu einer Haupterstreckungsebene des Strahlung er-  
zeugenden Bereiches (12) stehen und mit dieser jeweils  
einen Winkel zwischen  $15^\circ$  und  $70^\circ$  einschließen.
28. Verfahren nach einem der Ansprüche 24 bis 27,  
bei dem die Reflexionsteilflächen (14) bzw. die Auskop-  
pelteilflächen (14) pyramidenartige Strukturen (15) bil-  
den.
29. Verfahren nach einem der Ansprüche 24 bis 28,  
bei dem die Spiegelschicht (40) mit einer Mehrzahl von  
Schichten hergestellt wird.
30. Verfahren nach einem der Ansprüche 24 bis 29,  
bei dem die Spiegelschicht (40) dadurch erzeugt wird,  
dass
- eine hochreflektierende Schicht (41) auf die p-leitende Halbleiterschicht (13),
  - eine Schutzschicht (42) auf die hochreflektierende Schicht (41) oder, wenn nicht vorhanden, auf die p-leitende Halbleiterschicht (13) und/oder
  - eine Verbindungsschicht (43) auf die Schutzschicht (42) oder, wenn nicht vorhanden, auf die hochreflektierende Schicht (41) oder, wenn nicht vorhanden, auf die p-leitende Halbleiterschicht (13) aufgebracht wird.

31. Verfahren nach Anspruch 30,  
bei dem die hochreflektierende Schicht (41), die Schutz-  
schicht (42) und/oder die Verbindungsschicht (43) durch  
Aufdampfen oder Sputtern aufgebracht wird/werden.

5

32. Verfahren nach einem der Ansprüche 24 bis 31,  
bei dem gemäß Verfahrensschritt (d) der Träger (50) auf  
der Spiegelschicht (40) gelötet oder geklebt wird.

10 33. Verfahren nach einem der Ansprüche 24 bis 32,  
bei dem vor dem Verfahrensschritt (f) zumindest einen  
Graben (17) im Halbleiterschichtstapel (1) strukturiert  
wird, der zumindest durch die n-leitende Halbleiter-  
schicht (11) und den elektromagnetische Strahlung erzeu-  
15 genden Bereich (12) hindurchreicht und dabei mehrere ein-  
zelne Halbleiterschicht-Elemente (18) definiert.

34. Verfahren nach Anspruch 33,  
bei dem der bzw. die Gräben (17) mit einem elektrisch  
20 isolierenden und für eine vom Strahlung erzeugenden Be-  
reich erzeugte Strahlung durchlässigen Material (19) ge-  
füllt werden.

35. Verfahren nach Anspruch 33 oder 34,  
bei dem der bzw. die Gräben (17) mittels Photolithogra-  
25 phie und/oder Ätzens strukturiert werden.

## Zusammenfassung

Elektromagnetische Strahlung emittierender Halbleiterchip und Verfahren zu dessen Herstellung

5

Zur Verbesserung der Lichtausbeute von elektromagnetische Strahlung emittierenden Halbleiterchips wird eine texturierte Reflexionsfläche (131) auf der p-Seite eines Halbleiterchips integriert. Der Halbleiterchip weist einen epitaktisch hergestellten Halbleiterschichtstapel (1) auf der Basis von GaN auf, der eine n-leitende Halbleiterschicht (11), eine p-leitende Halbleiterschicht (13) und einen zwischen diesen beiden Halbleiterschichten (11,13) angeordneten elektromagnetische Strahlung erzeugenden Bereich (12) umfasst. Die dem Strahlung erzeugenden Bereich (12) abgewandte Oberfläche der p-leitenden Halbleiterschicht (13) ist mit dreidimensionalen pyramidenartigen Strukturen (15) versehen. Ganzflächig auf dieser texturierten Oberfläche ist eine Spiegelschicht (40) angeordnet. Zwischen der Spiegelschicht (40) und der p-leitenden Halbleiterschicht (13) wird eine texturierte Reflexionsfläche (131) gebildet. Die texturierte Reflexionsfläche (131) kann die Lichtauskopplung an der Strahlungsauskopplungsfläche (111) erhöhen, indem ein Strahl (3) nach doppelter Reflexion auf die Reflexionsfläche (131) wahrscheinlicher nicht total reflektiert wird. Außerdem wird ein Verfahren zur Herstellung eines solchen Halbleiterchips angegeben.

(Figur 1a)

30

Fig 1a)

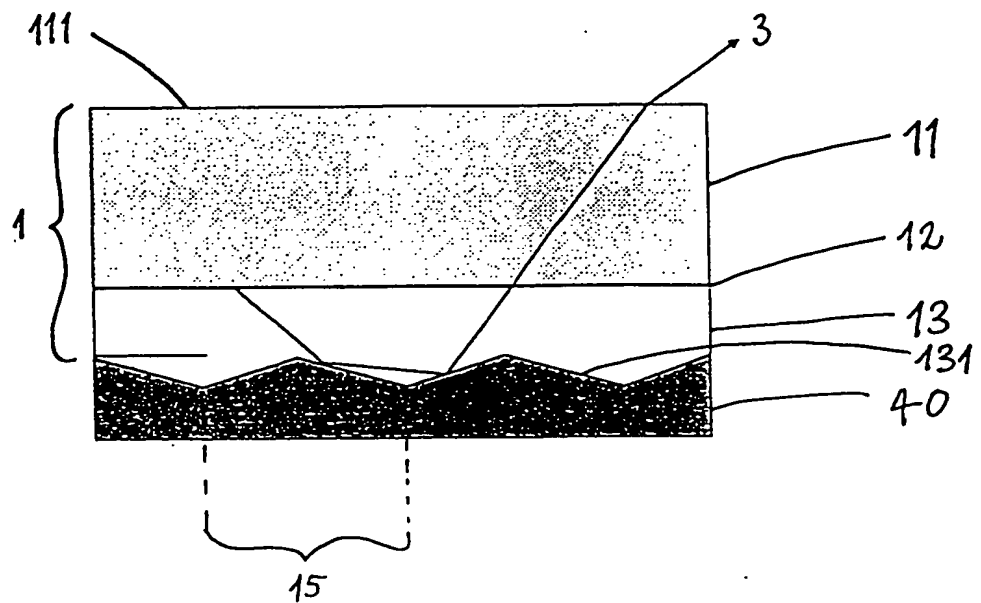


Fig 1b)

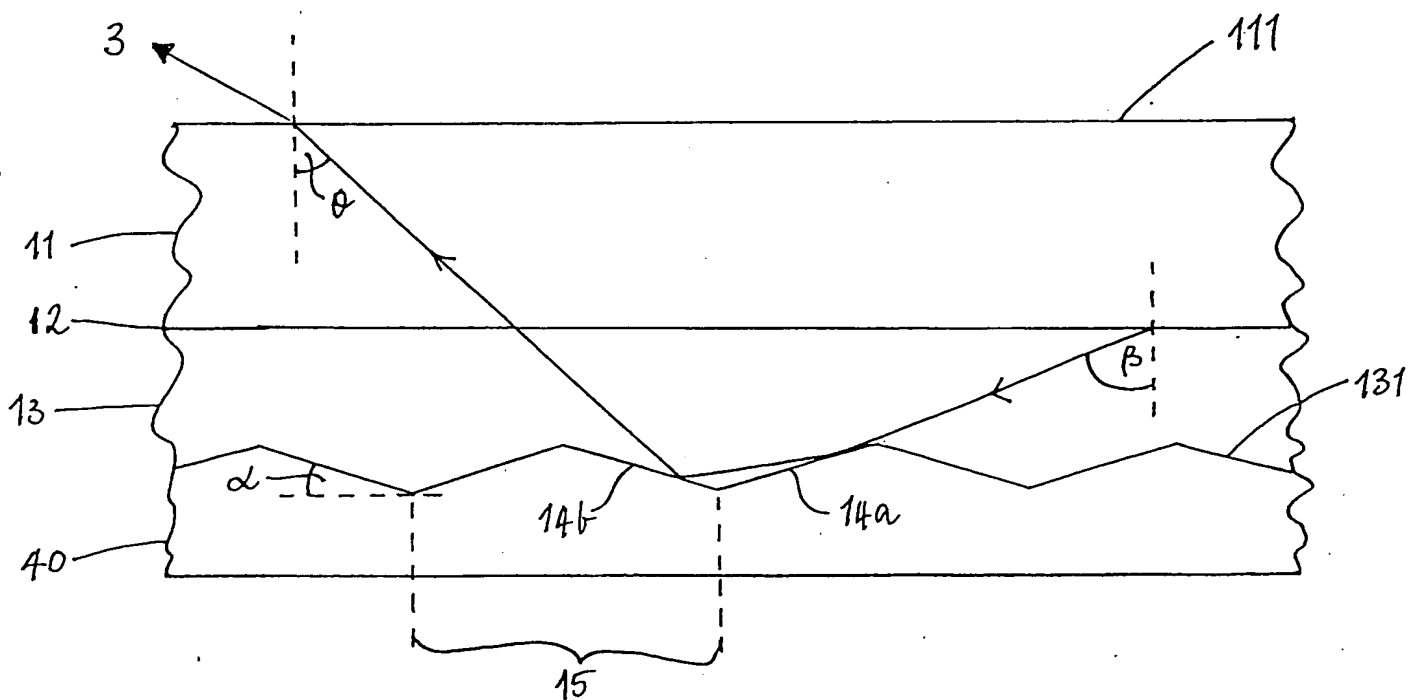


Fig 2 a)

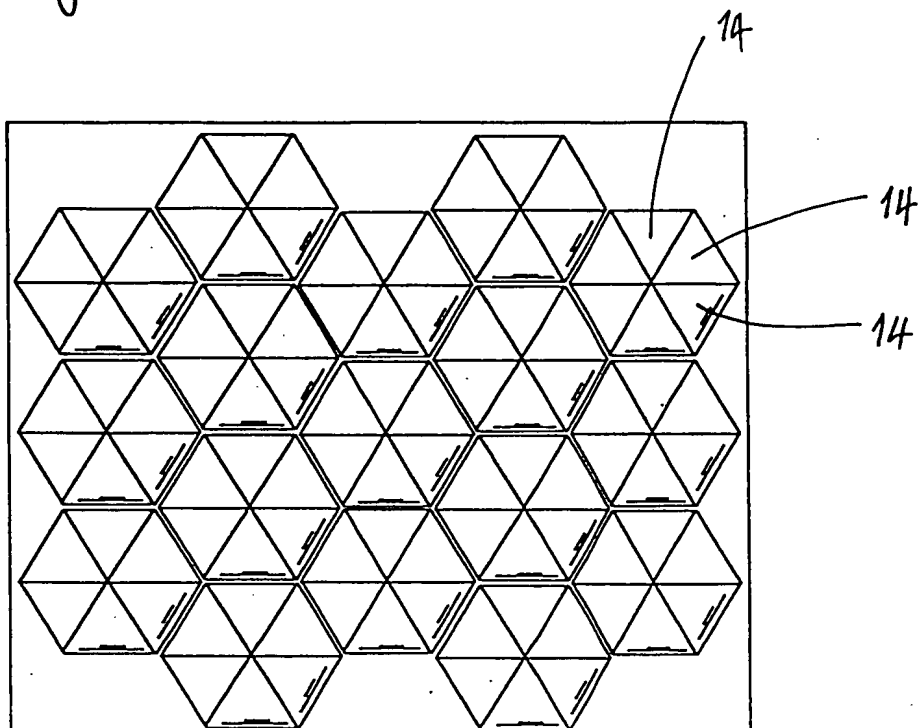


Fig 2 b)

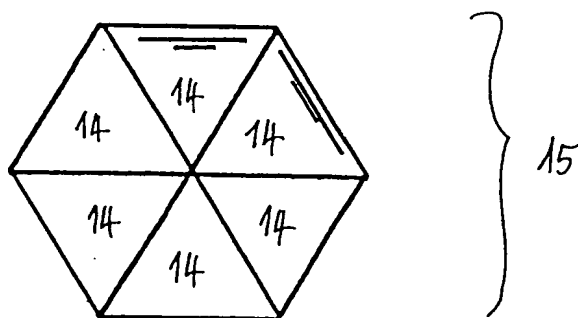


Fig 3

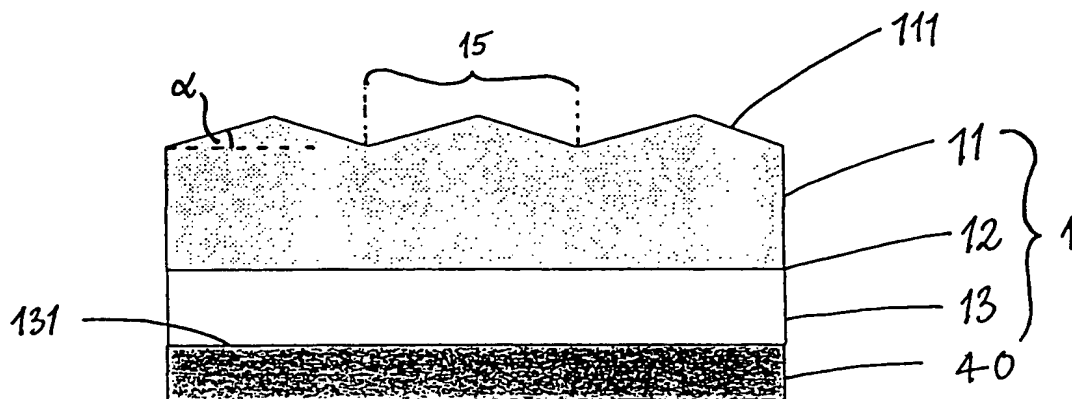
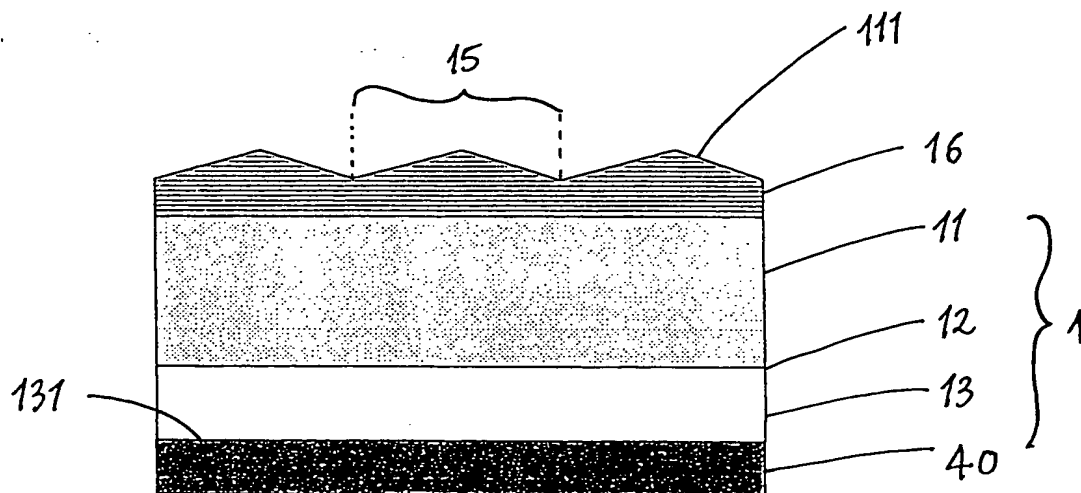


Fig 4





This diagram shows a cross-sectional view of a semiconductor device with three cells. Each cell consists of a substrate 50, a base layer 40, and a patterned layer 12. The patterned layer 12 has a top surface 11 and a bottom surface 13. The top surface 11 is divided into a central region 17 and two side regions 15 and 18. The side regions 15 and 18 are defined by dashed lines. An upward arrow is shown in the central region 17, indicating a process step.

Fig 5 b)

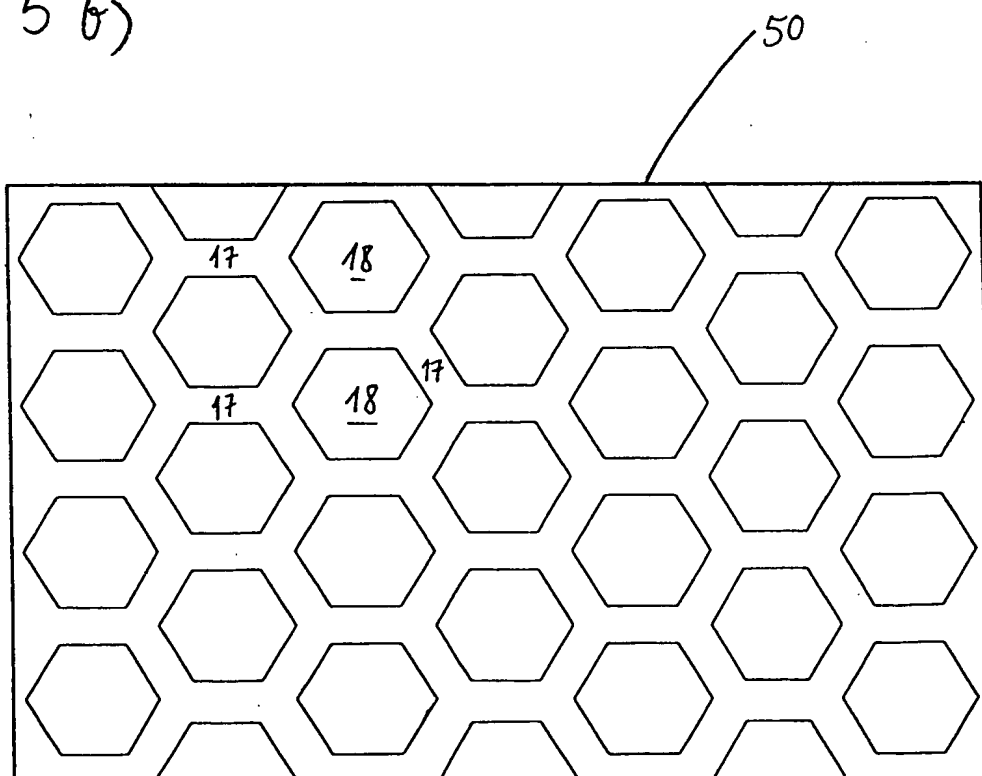


Fig 6a)

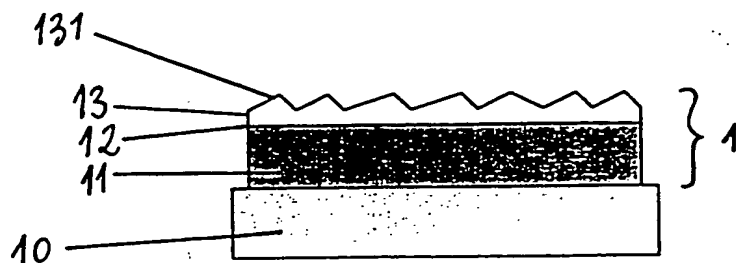


Fig 6b)

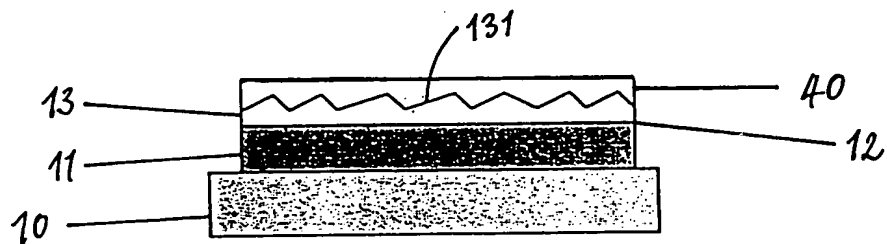


Fig 6c)

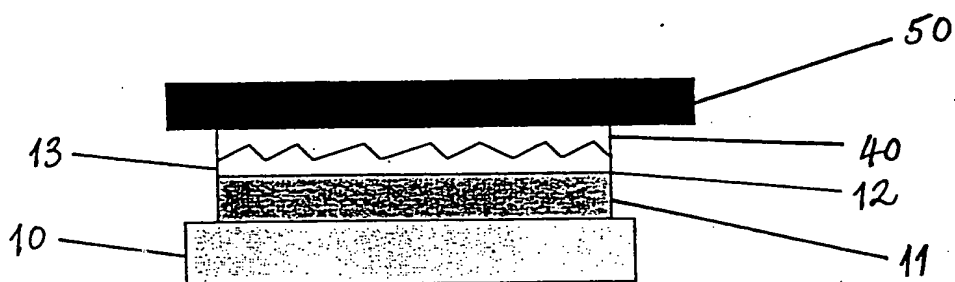


Fig 6d)

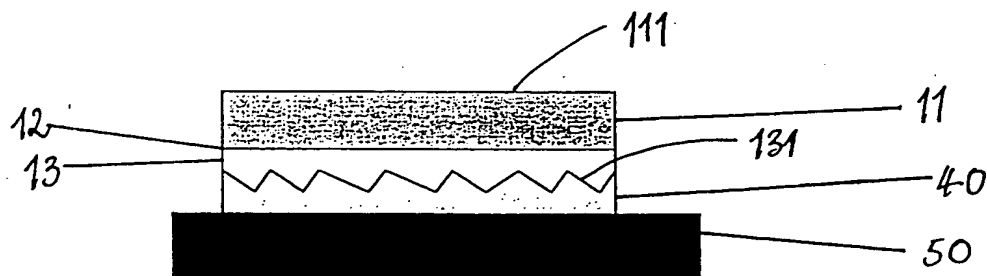


Fig 6e)

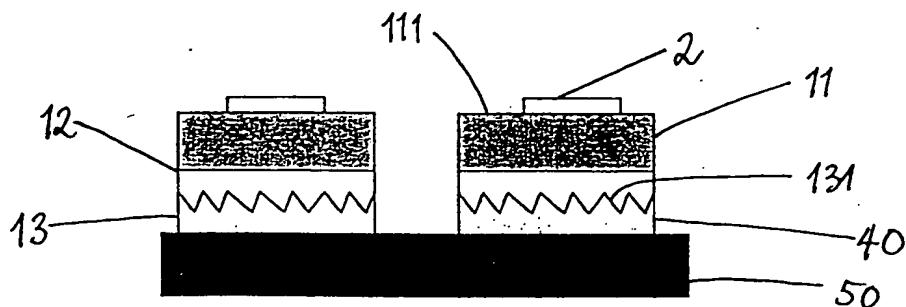


Fig 7 a)

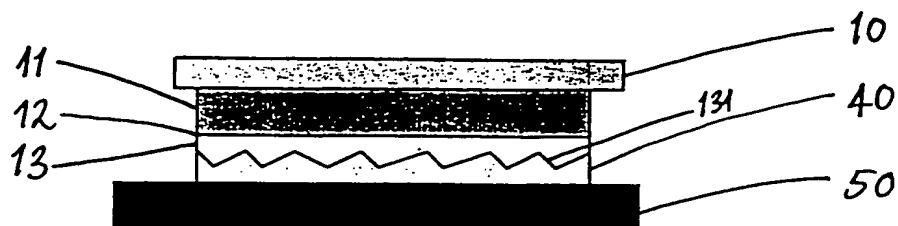


Fig 7 b)

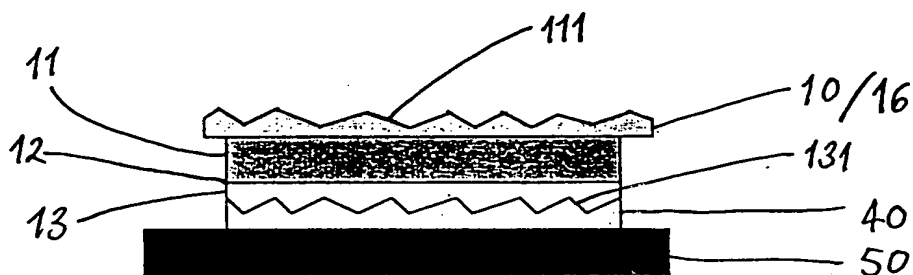


Fig 8 a)

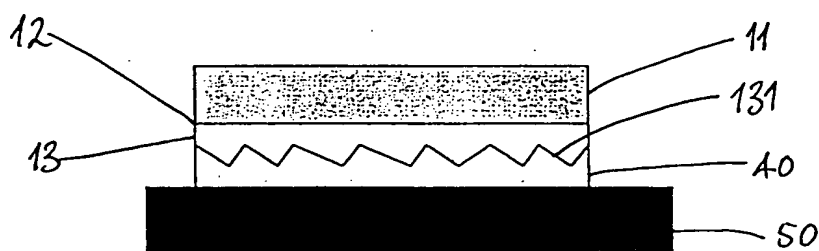


Fig 8 b)

